

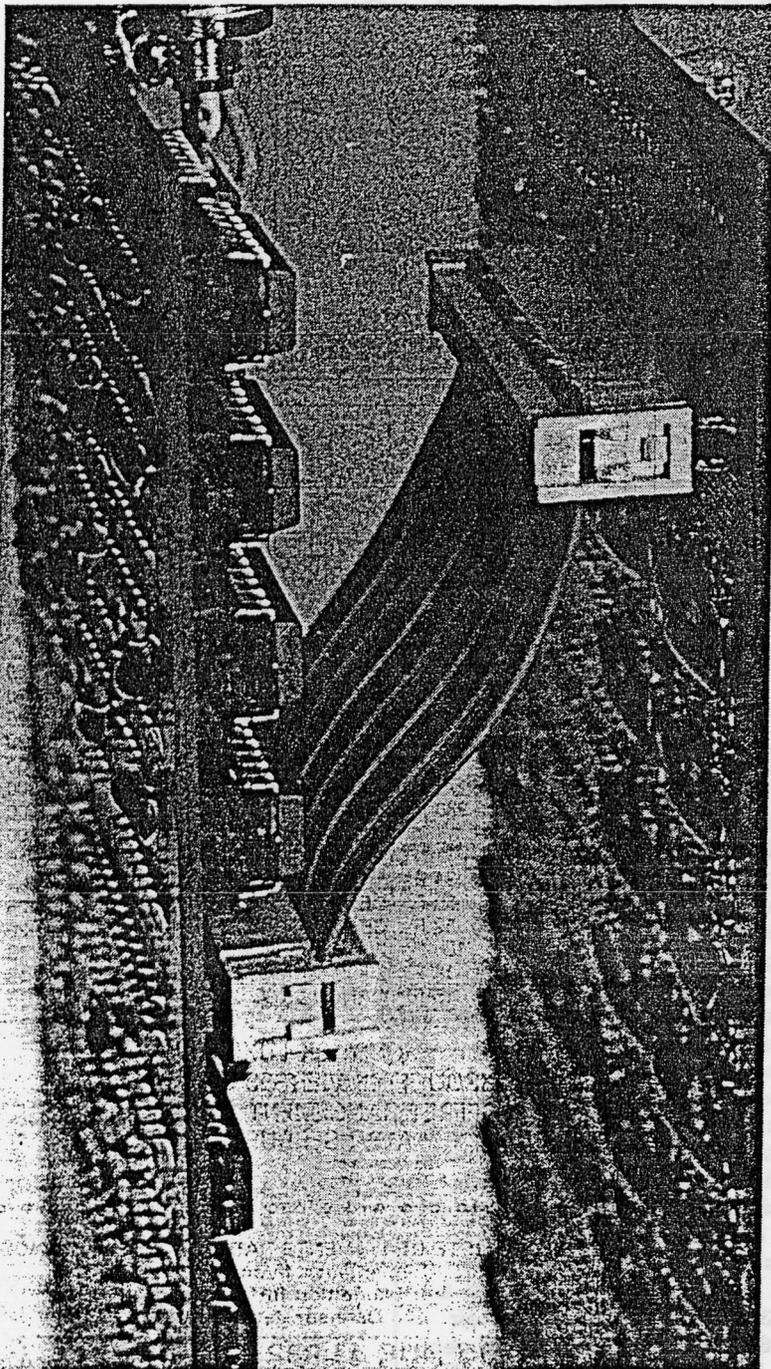
P. Lavigne

Description et
construction de
l'extension
couleurs

la couleur

carte graphique 4ème partie

Nous avons déjà expliqué que les circuits nécessaires à l'obtention de la couleur sur la carte graphique ne sont qu'une reproduction du circuit Noir&Blanc. La carte décrite ici est donc, pour l'essentiel, une extension de la mémoire de la carte principale. Elle comporte trois circuits absolument identiques, qui se décomposent chacun en un banc de mémoire de 64 K, un registre à décalage, la circuiterie RMW, et bien entendu la logique de décodage des couleurs pour l'écriture dans la mémoire. En théorie, il est possible de juxtaposer plusieurs de ces cartes d'extension. En pratique, on se limite cependant à une carte, qui, lorsque les trois bancs de mémoire y sont implantés, offre avec la carte principale une palette de 16 couleurs sur deux ou quatre pages d'écran.



Si l'on consulte le synoptique publié en Septembre 1985 (Elektor n° 87, page 9-54, figure 1), on retrouve la structure de la carte graphique en N&B. Sur la figure voisine (page 9-55 du même numéro, figure 1b), nous avons schématisé la version en couleurs. A l'époque, pour ne pas compliquer les choses inutilement, nous n'avions représenté que les trois plans de mémoire vidéo couleurs classiques (RGB ou RVB). En réalité, avec une carte d'extension complète et une carte principale, nous allons disposer de **quatre plans de mémoire**, ce qui multiplie, par le truchement d'un bit dit d'intensité, le nombre des nuances de couleur obtenues: de huit couleurs, nous passons à seize. Mais rien n'interdit de se limiter à deux ou trois plans seulement. En résumé, on peut dire que si on dispose de n bancs de mémoire parallèles, on obtient 2^n nuances.

Pourquoi quatre bits?

Mais ce n'est pas tout, car un plan de mémoire peut aussi servir à autre chose qu'à obtenir quelques nuances de couleur supplémentaires. Si l'on reprend tout au début et que l'on considère qu'à chaque point sur l'écran correspond au moins un bit dans la mémoire, on peut voir ce bit comme un indicateur: il est au niveau logique haut, le point est éteint; il est au niveau logique bas, le point est allumé. Pour la couleur, chaque point sur l'écran se voit attribuer trois indicateurs, c'est-à-dire trois bits; l'un pour le faisceau d'électrons rouge, l'autre pour le faisceau vert et le troisième enfin pour le faisceau bleu. Si l'on rajoute un quatrième bit, les trois premiers gardent leur fonction d'indicateurs RGB, tandis que le nouveau se charge de moduler les amplificateurs vidéo du moniteur ou du téléviseur. Lorsque ce bit est actif pour une couleur donnée, celle-ci est saturée (normale, en fait!); lorsqu'il est inactif, on s'arrange pour modifier la polarisation de l'un des étages des amplificateurs vidéo dans le moniteur de telle manière qu'ils délivrent alors des signaux dont l'amplitude est réduite de moitié.

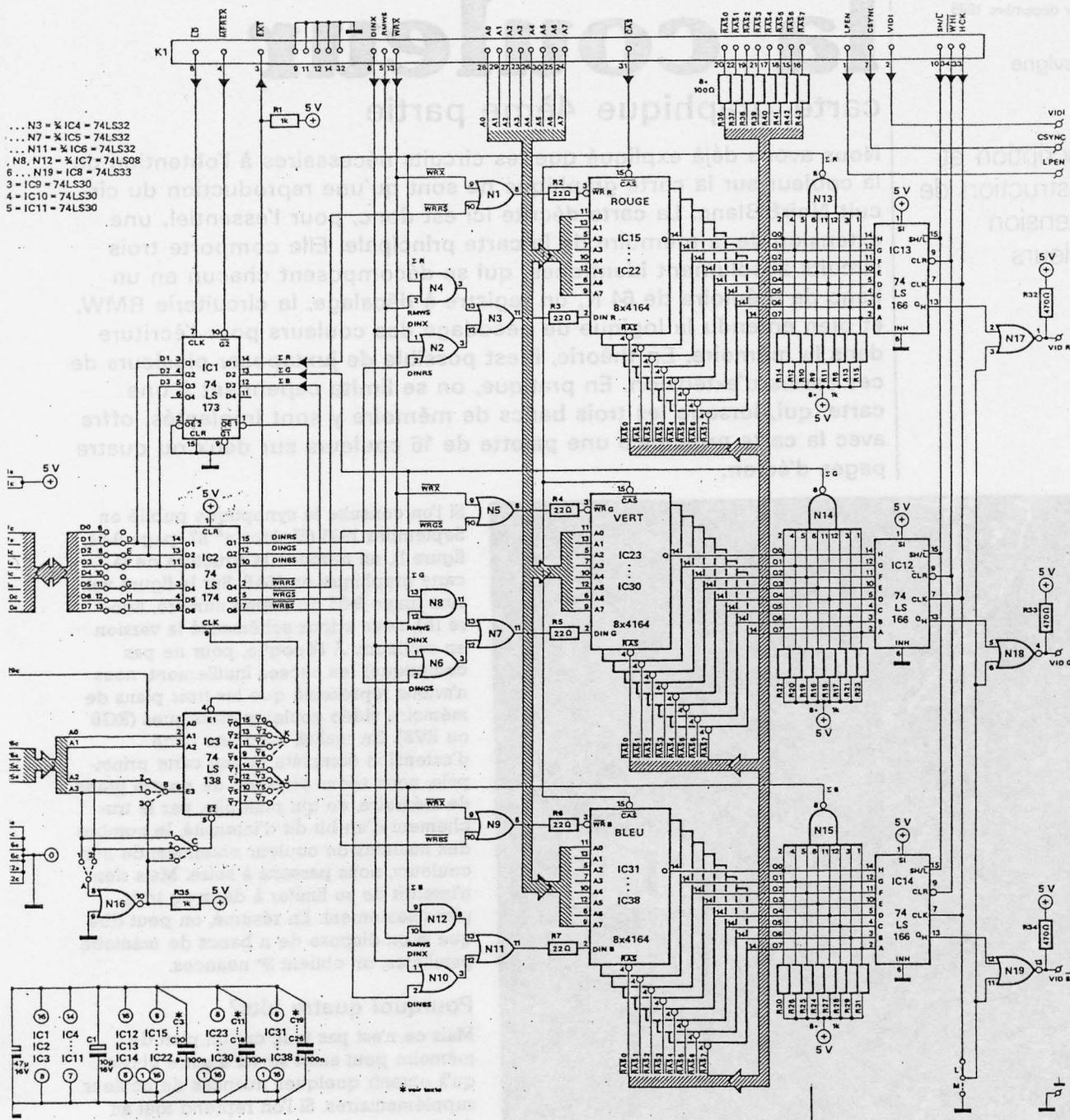


Figure 1. Effarant! Tant de circuits intégrés et pas un seul condensateur? Mais si, voyez donc la photo de la page 26!

n ne nous oblige, cependant, à limiter age de ce bit à la modulation de ensité; on peut aussi l'utiliser pour e clignoter certaines couleurs à ces endroits de l'écran, ou encore pour rser certaines de ces couleurs, voire abiner ces deux options. Le tout est de aire avec habileté. Nous n'entrerons dans le détail plus avant, puisque la e d'extension ne contient pas ces cir- s d'inversion et de clignotement pro- mmables. Nous y reviendrons sans te dans un article ultérieur. Pour ure, il importait de mentionner ces sibilités pour montrer l'intérêt fonda- ntal d'un quatrième plan de mémoire, elà de la seule fonction de bit tensité.

étition plus des sous-ensembles que nous

connaissions déjà (mémoire, registre à décalage, logique RMW, logique de décodage des couleurs), nous trouvons sur la carte d'extension un dispositif de décodage d'adresses local, avec un registre d'écriture pour la commande du choix des couleurs et un registre de lecture des pixels en mémoire vidéo. C'est tout ce que contient le schéma de la figure 1... et pourtant cela suffit à bien remplir une carte au format européen. Le fonctionnement de la mémoire et de la logique associée est en tous points identique à celui de leurs homologues sur la carte principale. Il nous paraît superflu d'y revenir ici, et nous renvoyons le lecteur aux articles précédents. Le registre de lecture IC1 a une fonction comparable à celle d'IC13 sur la carte principale (voir Elektor n° 87, page 9-65, figure 15). A ceci près qu'ici il sert à la lecture des bits Σ

Tableau 1.

25 configurations d'écriture dans la mémoire couleurs															PIXEL						
	1...11 : pas de RMW											12...25 : RMW			old			new			
	RMWS	DIN	RWRS	GWRS	BWRS	RS	GS	BS	ΣR	ΣG	ΣB	DinR	DinG	DinB	R	G	B	R	G	B	
1	0	X	1	1	1	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	
2	0	0	0	1	1	0	X	X	X	X	X	0	1	1	X	X	X	•	X	X	
3	0	1	0	1	1	X	X	X	X	X	X	1	X	X	X	X	X	•	X	X	
4	0	X	0	1	1	1	X	X	X	X	X	1	X	X	X	X	X	•	X	X	
5	0	0	0	0	1	0	0	X	X	X	X	0	0	X	X	X	•	•	X	X	
6	0	0	0	0	1	0	1	X	X	X	X	0	1	X	X	X	•	•	X	X	
7	0	0	0	0	1	1	0	X	X	X	X	1	0	X	X	X	•	•	X	X	
8	0	0	0	0	1	1	1	X	X	X	X	1	1	X	X	X	•	•	X	X	
9	0	1	0	0	1	X	X	X	X	X	X	1	1	X	X	X	•	•	X	X	
10	0	0	0	1	0	0	X	0	X	X	X	0	1	0	X	X	X	•	X	•	
11	0	0	0	1	0	1	X	0	X	X	X	1	X	0	X	X	X	•	X	•	
12	1	X	1	1	1	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	
13	1	0	0	1	1	0	X	X	0	X	X	0	X	X	0	X	X	•	X	X	
14	1	1	0	1	1	1	X	X	1	X	X	1	X	X	•	X	X	•	X	X	
15	1	X	0	1	1	1	X	X	X	X	X	1	X	X	X	X	X	•	X	X	
16	1	1	0	1	1	X	X	X	X	X	X	1	X	X	X	X	X	•	X	X	
17	1	0	0	0	1	0	1	X	0	1	X	0	1	X	0	•	X	•	0	X	
18	1	0	0	0	1	1	X	X	1	1	X	1	1	X	•	•	X	•	0	X	
19	1	0	0	0	1	1	X	X	X	1	X	1	1	X	•	•	X	•	0	X	
20	1	1	0	0	1	X	X	X	X	X	X	1	1	X	X	X	X	•	0	X	
21	1	0	0	0	0	X	0	0	1	0	1	1	0	1	•	•	•	•	0	0	
22	1	0	0	0	0	0	X	0	0	1	1	0	1	1	•	•	•	•	0	0	
23	1	0	0	0	0	1	X	1	X	1	X	1	1	1	X	•	•	•	•	0	0
24	1	0	0	0	0	0	1	1	0	X	X	0	1	1	•	X	X	•	•	0	0
25	1	1	0	0	0	X	X	X	X	X	X	1	1	1	X	X	X	•	•	0	0

Notes:

- 1) pas d'accès à la mémoire ($\overline{RWRS} = \overline{GWRS} = \overline{BWRS} = 1$)
- 2) allumage du point rouge ($DIN = RS = 0$)
- 3) extinction du point rouge ($DIN = 1$)
- 4) extinction du point rouge ($RS = 1$)
- 5) allumage des points rouge et vert ($DIN = RS = GS = 0$)
- 6) extinction du point vert ($DIN = 0; GS = 1$)
allumage du point rouge ($RS = 0$)
- 7) extinction du point rouge ($DIN = 0; RS = 1$)
allumage du point vert ($GS = 0$)
- 8) extinction des points vert et rouge ($DIN = 0; RS = GS = 1$)
- 9) extinction des points vert et rouge ($DIN = 1; RS = GS = 0$)
- 10) allumage des points bleu et rouge ($DIN = RS = BS = 0$)
- 11) extinction du point rouge ($DIN = 0; RS = 1$)
allumage du point bleu ($BS = 0$)
- 12) voir 1)
- 13) allumage du point rouge auparavant éteint ($\Sigma R = RS = DIN = 0$)
- 14) extinction du point rouge auparavant allumé ($\Sigma R = 1$)
- 15) extinction du point rouge ($RS = 1$)

- 16) extinction du point rouge ($DIN = 1$)
- 17) allumage du point rouge auparavant éteint ($\Sigma R = RS = DIN = 0$)
extinction du point vert auparavant allumé ($\Sigma G = 1$)
- 18) extinction des points rouge et vert auparavant allumés ($\Sigma R = \Sigma G = 1$)
- 19) extinction du point rouge ($RS = 1$)
extinction du point vert auparavant allumé ($\Sigma G = 1$)
- 20) extinction des points rouge et vert ($DIN = 1$)
- 21) extinction du point rouge auparavant allumé ($\Sigma R = 1$)
allumage du point vert auparavant éteint ($\Sigma G = 0$)
extinction du point bleu auparavant allumé ($\Sigma B = 1$)
- 22) allumage du point rouge auparavant éteint ($\Sigma R = 0$)
extinction des points vert et bleu auparavant allumés ($\Sigma G = \Sigma B = 1$)
- 23) extinction des points rouge et bleu ($RS = BS = 1$)
extinction du point vert auparavant allumé ($\Sigma G = 1$)
- 24) extinction des points vert et bleu ($GS = BS = 1$)
allumage du point rouge auparavant éteint ($\Sigma R = 0$)
- 25) extinction de tous les points ($DIN = 1$)

Remarque: Pour ne pas surcharger ce tableau, nous n'y avons représenté que 3 bits de couleur. Tout bit supplémentaire se comportera de la même manière que chacun des trois premiers.

(*sigma*) de trois bancs de mémoire, alors que sur la carte principale il n'y avait qu'un seul bit Σ . Il en va de même pour IC2 que l'on peut comparer à IC12 (FF1 et FF2) sur la carte principale. Ici, au lieu de verrouiller un seul bit de donnée et un bit de validation des opérations d'écriture, il en verrouille trois de chaque sorte: \overline{DINRS} , \overline{DINBS} , \overline{DINGS} , \overline{WRRS} , \overline{WRGS} et \overline{WRBS} . Rappelons brièvement que lorsque l'une de ces lignes *write select* est au niveau logique bas, nous sommes en présence d'une opération d'écriture dans le banc de mémoire (couleur) concerné. Si à ce moment, la ligne DIN correspondante est au niveau logique haut, le point de couleur est effacé, tandis que si cette ligne est au niveau logique bas, le point de couleur est allumé.

Il est possible d'écrire dans les trois bancs de mémoire en même temps, à condition que les trois lignes de validation soient actives. Les données écrites dans les trois bancs de mémoire ne sont pas forcément les mêmes: on peut très bien, pour un pixel donné, allumer le point rouge et le point vert, mais éteindre le point bleu, de façon à obtenir un pixel

jaune. Dans le tableau 1, on trouvera 25 configurations d'écriture dans la mémoire couleurs, les 11 premières sans le mode RMW, et les dernières en mode RMW.

En bas à gauche de la figure 1, nous trouvons les circuits de décodage d'adresses local. Il s'agit d'une extension du circuit de décodage de la carte principale (IC1...IC3). On se souvient que celui-ci décodait deux blocs: XX50...XX5F pour le GDP et XX64...XX66 pour les registres auxiliaires; nous avons remarqué que le signal $\overline{XX6X}$ était ramené sur le connecteur d'extension, sous le nom de EXT. On ne s'étonne donc pas de le retrouver sur la broche 4 d'IC3 de la carte d'extension, qu'il valide lorsqu'une adresse du bloc $\overline{XX6X}$ apparaît sur le bus d'adresses du microprocesseur.

Lorsque les liaisons $K-\overline{Y0}$, B-2, C-1 et J- $\overline{Y1}$ sont mises en place, les circuits IC1 et IC2 de la carte d'extension sont décodés exactement à la même adresse que leurs homologues IC12 et IC13 de la carte principale. C'est là un cas de double adressage recherché parce qu'il permet de faire des économies d'adresses et simplifie le logiciel. En effet, en écriture à

adresse XX64 de la carte principale, on utilise que deux des huit bits disponibles: D0 et D4 pour DIS et WRIS. En lecture, à la même adresse, on n'utilise que le bit de donnée D0 pour ΣI. Il y a donc, dans un cas 6 bits inutilisés, dans l'autre 7. Il est plutôt que de mobiliser deux adresses supplémentaires pour les bits DIN et ΣI sur la carte d'extension, on a préféré, par un biais du double adressage, utiliser les bits disponibles à l'adresse XX64. De sorte que finalement, à l'adresse XX64 en écriture, les bits D0 et D4 donnent les signaux DIS et WRIS sur la carte principale, et en même temps, sur la carte d'extension, les bits D1 et D5 donnent les signaux DINRS et WRRS, les bits D2 et D6 donnent les signaux DINGS et WRGS et enfin les bits D3 et D7 les signaux DINBS et WRBS. Comme ces bits s'encastrent littéralement dans le même octet de donnée à la même adresse, on réalise une économie dont les conséquences se font surtout sentir dans le cas de la simplification du logiciel. Évidemment, non?

Tableau A

COLOR = XX64 _{HEX} (WRITE)							
b7	b6	b5	b4	b3	b2	b1	b0
WRBS	WRGS	WRRS	WRIS	DINBS	DINGS	DINRS	DIS

En va de même pour les bits Σ. En lecture à l'adresse XX64, on trouve le bit ΣI sur D0 sur la carte principale. A la même adresse, mais cette fois sur la carte d'extension, on lit les bits ΣR, ΣG et ΣB sur les bits de donnée D1, D2 et D3 (IC1 sur la carte d'extension).

Tableau B

PIXBUF = XX64 _{HEX} (READ)							
b7	b6	b5	b4	b3	b2	b1	b0
X	X	X	X	ΣB	ΣG	ΣR	ΣI

On peut encore se demander quelle est la raison d'être du décodage d'adresses local, puisque l'on procède de toutes manières à un double adressage. N'aurait-il été plus logique d'utiliser directement les signaux déjà disponibles sur la carte principale pour valider les registres IC1 et IC2 de la carte d'extension? On aurait pu aller plus loin encore, et faire passer les signaux Σ, DIN et WRS de la carte d'extension par le connecteur! C'est parce que la carte d'extension a été conçue de telle sorte que l'on puisse en ajouter plusieurs, qu'est apparue la nécessité d'un décodage d'adresses local, indispensable à partir de la deuxième carte d'extension. Mais laissons là ce chapitre plutôt ingrat de décodage d'adresses (voir tableau 2) pour en venir à des choses plus intéressantes...

La réalisation

Après ce tour d'horizon, et avant d'abor-

der la construction de cette carte, nous croyons devoir insister sur le fait que, si la carte d'extension n'est qu'une triple répétition d'une partie du circuit de la carte principale, cela réduit certes la complexité de l'opération, mais, dans un autre sens, cela ne fait qu'augmenter les occasions de faire des bêtises. Ce qui nous amène à dire que le soin et l'attention requis pour trois bancs de mémoire doivent être au moins trois fois ce qu'ils étaient pour la version N&B!

On suppose ici que le lecteur est en possession d'une carte principale en parfait état de marche, d'un bus sur lequel il lui reste un connecteur disponible, et d'une alimentation capable de fournir quelques centaines de mA supplémentaires sans broncher.

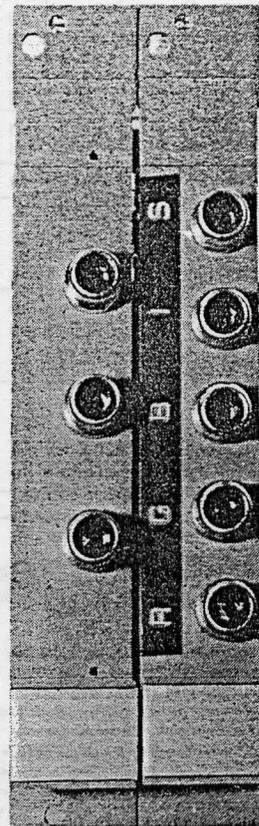
Quel que soit le nombre définitif de bancs de mémoire que l'on souhaite implanter sur la carte d'extension, on procédera par étapes, en n'implantant d'abord qu'un seul banc, puis le second, et enfin, le cas échéant, le troisième, avec à chaque étape une procédure de vérifications complète. Ceci est possible grâce à l'indépendance totale des bancs de mémoire. Avec deux bancs implantés sur la carte d'extension et un banc sur la carte principale, on disposera d'un système RGB normal. Si l'on dispose d'un moniteur avec une entrée pour un bit d'intensité, on plantera éventuellement le quatrième banc. Signalons encore que ces plans de mémoire sont absolument interchangeables. Par convention, nous leur avons donné les noms R, G, B et I dans un certain ordre. Mais ils peuvent être permutés à volonté, ce qui est loin d'être un détail dénué d'intérêt...

Le connecteur

La liaison entre la carte principale et la carte d'extension ne se fait pas via le bus du microprocesseur, mais via un câble plat à 34 broches et le connecteur K1. C'est un véritable cordon ombilical. Pour limiter autant que possible la longueur de cette liaison câblée, nous avons jugé

Tableau 2

ponts	lignes d'adresses	lignes d'adresses				adresse décodée
		A3	A2	A1	A0	
B - 2 C - 1	A3 → E3	0	1	0	0	4
	A3 → E2			0	1	5
				1	0	6
				1	1	7
B - 1 C - 2	A3 → E3	1	0	0	0	8
	A2 → E2			0	1	9
				1	0	A
				1	1	B
A - 1; B - 3 C - 2	A3 → E3	0	0	0	0	0
	A2 → E2			0	1	1
				1	0	2
				1	1	3
A - 1; C - 3 B - 2	A3 → E2	1	1	0	0	C
	A2 → E3			0	1	D
				1	0	E
				1	1	F



Exemple de face avant pour la carte graphique montée avec son extension dans un rack 19 pouces: à droite, les sorties R, G, B, I et Sync, et à gauche les sorties I (N & B), Sync et Sync.

opportun de déroger à la règle tacite qui veut que tous les composants se trouvent du même côté de la carte, et toutes les soudures de l'autre. Ici, le connecteur K1 est implanté du côté soudure de la carte d'extension, comme le montre la photographie de la page 18.

Il est absolument hors de question de monter ce connecteur du côté des autres composants, parce que, du coup, son brochage serait inversé! Les broches paires deviendraient impaires, et inversement... à moins bien sûr que le connecteur de la carte principale ait été monté côté soudures, mais ceci n'est pas recommandé. Cette façon de procéder garantit une longueur de câble réduite au strict minimum, et présente aussi l'avantage de laisser l'avant de la carte parfaitement accessible. Ce détail prend toute son importance lorsque les deux cartes sont en service sur un bus et que l'on désire accéder aux circuits intégrés de la carte d'extension avec la sonde d'un oscilloscope par exemple.

Le câble de liaison est à réaliser conformément aux indications de la figure 2. Nous déconseillons de procéder au soudage direct du câble sur le circuit imprimé. Cependant, il est important de considérer aussi la relative fragilité des connecteurs à sertir sur du câble plat comme ceux dont nous recommandons l'usage. A la longue, même s'ils sont manipulés normalement, ils présentent des faux-contacts qui finissent par perturber le fonctionnement de la carte. Lorsque l'on constate de telles déficiences, on peut y remédier de la façon suivante:

- resserrer le sertissage du connecteur femelle dans un étau (sans forcer!)
- déformer légèrement les broches du connecteur mâle en les écartant les unes des autres (mais sans excès, sinon il

devient impossible d'y enficher le connecteur femelle).

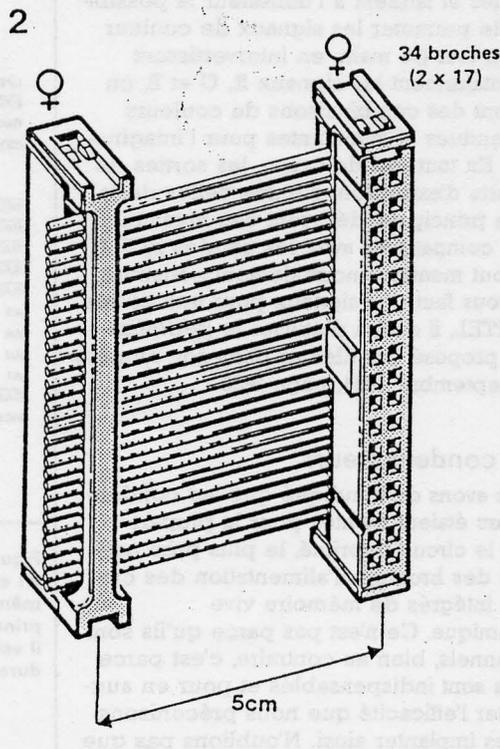
Pour finir, remarquons que la masse n'est reliée à la masse du circuit imprimé qu'à une extrémité du câble; c'est sur la carte principale. Ceci est voulu.

Les résistances

En règle générale, pour la construction de la carte d'extension, valent les mêmes remarques que pour la carte principale. Voir notamment le tableau 3, page 10-48 du numéro 88 d'Elektor, pour le choix des circuits intégrés de mémoire dynamique. Ici encore, il est préférable de se passer de supports et de souder les circuits intégrés à même la carte. Les résistances de polarisation R8...R31 peuvent être des réseaux de 8 résistances intégrées avec un contact commun, mais ce n'est pas indispensable. Le problème des condensateurs C3...C26 est le même que pour ceux de la carte principale; ces condensateurs doivent être montés sous la carte, c'est-à-dire côté soudures, directement entre les broches 8 et 16 des circuits intégrés de RAM dynamique, avec une liaison aussi courte que possible vers la masse (broche 16).

Une partie délicate de la construction de la carte d'extension est le montage des résistances en série sur les lignes RAS R36...R43, en association avec les straps qui les relient aux entrées RAS du deuxième et du troisième banc de mémoire. On voit en effet sur le dessin de circuit imprimé et la sérigraphie pour l'implantation des composants (figure 5) que ces résistances sont reliées directement à la broche 4 des circuits intégrés IC31...IC38, mais qu'elles le sont par des straps pour les deux autres bancs de mémoire. Or ces straps doivent être soudés directement sur la patte de la résistance à laquelle ils correspondent. Pour bien réussir cette opération, nous vous conseillons d'utiliser du fil à wrapper dont vous enroulez l'extrémité dénudée autour de la patte de la résistance avant de la couder et de l'implanter (figure 3). De telle sorte qu'une fois la résistance mise en place et soudée, il ne vous reste plus qu'à déposer prudemment une goutte de soudure sur le coude de la patte de la résistance, à l'endroit où vous avez enroulé le fil. Pour relier le strap au circuit intégré de la rangée du milieu (IC23...IC30), procéder de façon identique en enroulant le fil à wrapper sur un picot, une fois que la résistance aura été elle-même implantée. Pour la liaison avec le circuit intégré de la dernière rangée (IC15...IC22), on peut soit souder le fil directement à la pastille cuivrée, soit utiliser un picot. Inutile d'insister sur le fait qu'un soin extrême est de mise lors de la réalisation de ce câblage.

Figure 2. Le cordon ombilical entre la carte-mère et la carte-fille, c'est le cas de le dire, consiste en un morceau de câble en nappe et deux connecteurs montés tête-bêche.



Les cavaliers

Pour le câblage des points A...K, suivre les indications données dans le schéma de la figure 1: planter toutes les liaisons

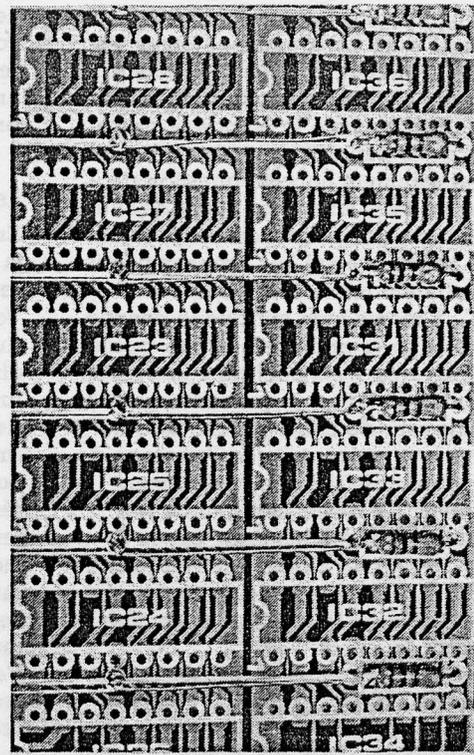
indiquées par un trait plein. Les liaisons en pointillé correspondent à la configuration d'une deuxième ou d'une troisième carte d'extension. Mais nous n'en sommes pas là.

L'option L—M mérite par contre des explications dès maintenant. Dans le premier article consacré à la carte graphique, nous avons expliqué (voir la figure 17 de cet article) pourquoi le signal vidéo en sortie des registres à décalage était "haché" à l'aide de l'horloge HCK. Nous faisons la même chose ici, où les signaux de sortie d'IC12, IC13 et IC14 sont combinés dans N17, N18 et N19 avec HCK, lorsque le strap L est en place. Ceci a l'avantage de donner un signal vidéo plus piqué, notamment sur les moniteurs de moins bonne qualité, mais présente aussi l'inconvénient de doubler sa bande passante. Avec l'adjonction de la couleur, et surtout du bit d'intensité, il nous a paru souhaitable de proposer ce "hachage" en option: lorsque le strap M est en place, le signal HCK n'arrive plus aux portes NOR N17...19, qui se contentent alors de fonctionner en tampons inverseurs du signal de sortie des registres à décalage. La bande passante du signal vidéo qui est de 12 MHz avec le GDP 9367 et de 14 MHz avec le GDP 9366 et le strap L, passe à 6 ou 7 MHz avec le strap M. Pour déterminer le choix de l'option L—M, le plus simple est de procéder, avec un moniteur donné, à un test comparatif: une fois avec L, une fois avec M, et on voit...

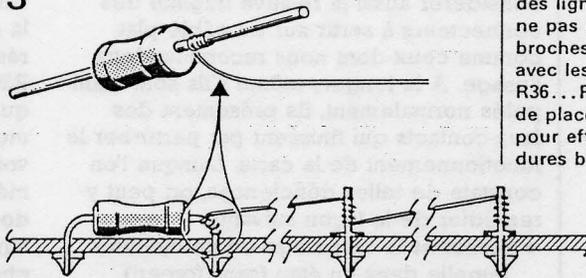
Cependant, cette option n'avait pas été prévue sur la carte principale; il faudra donc, en cas de problèmes, la créer "par a force". Heureusement, l'intervention est légère. Il suffit d'extraire la broche 12 d'IC26 (sur la carte principale) de son support ou de la couper à ras du circuit imprimé si l'on n'avait pas mis de support pour ce circuit intégré, et de relier cette broche 12 à la masse (broche 7 du même circuit intégré par exemple) par un petit morceau de fil de câblage. Cette intervention n'est nécessaire toutefois que lorsque l'on constate une amélioration de l'image vidéo avec le strap M sur la carte d'extension. La configuration "normale" est et reste celle du strap L.

Les sorties

Les signaux VID1 et CSYNC (ou CSYNC) sont disponibles en sortie de la carte principale, mais ils apparaissent également sur la carte d'extension où on pourra les réunir avec les signaux VIDR, VIDG et VIDB en un unique arbre de câblage. Ce sont les signaux TTL qui peuvent donc être véhiculés, du moins pour de courtes distances, par du câble ordinaire. Le système le plus pratique nous a paru être celui de la page 21 où la carte d'extension a été munie d'une face avant avec des fiches CINCH femelles. On pourrait aussi utiliser une prise DIN à 5 ou 8 broches, voire un connecteur vidéo (figure 6); ceux-ci présentent l'un comme l'autre le double inconvénient de l'encom-



3



brement et du manque de flexibilité; les prises CINCH sont robustes, peu encombrantes et laissent à l'utilisateur la possibilité de permuter les signaux de couleur en un tour de main: en intervertissant volontairement les signaux R, G et B, on obtient des combinaisons de couleurs inattendues et stimulantes pour l'imagination. En tout état de cause, les sorties de la carte d'extension, comme celles de la carte principale, délivrent des niveaux TTL, compatibles avec les entrées RGB (I) de tout moniteur normalement constitué. S'il vous faut des signaux pour une entrée PERITEL, il suffira d'utiliser le *péritélisateur* proposé par Elektor dans son numéro de Septembre 1984, page 9-36.

Les condensateurs

Nous avons déjà indiqué que les condensateurs étaient montés pour la plupart sous le circuit imprimé, le plus près possible des broches d'alimentation des circuits intégrés de mémoire vive dynamique. Ce n'est pas parce qu'ils sont optionnels, bien au contraire, c'est parce qu'ils sont indispensables et pour en augmenter l'efficacité que nous préconisons de les implanter ainsi. N'oublions pas que la fréquence d'horloge est de 12 ou

la couleur
elektor décembre 1985

Figure 3. Ce petit croquis et la photo montrent comment monter les résistances et les straps des lignes RAS. Veillez à ne pas court-circuiter les broches 8 et 9 d'IC31...37 avec les résistances R36...R43. Il y a très peu de place à cet endroit pour effectuer trois soudures bien distinctes!

4

* vu du côté soudure du circuit imprimé!

*K1			
LPEN	10	Q2	VIDI
EXT	30	Q4	MFREX
RMWS	50	Q6	DINX
CSYNC	70	Q8	L0
	90	Q10	SH/L
	110	Q12	
WRX	130	Q14	
RAS6	150	Q16	RAS7
RAS4	170	Q18	RAS5
RAS2	190	Q20	RAS3
RAS3	210	Q22	RAS1
A3	230	Q24	A7
A6	250	Q26	A4
A2	270	Q28	A8
A1	290	Q30	A5
CAS	310	Q32	
HCK	330	Q34	WHI

85140-4

Figure 4. Le brochage de K1 est bien entendu le même que sur la carte principale; mais attention, il est vu ici du côté soudure de la platine.

Liste des composants

Résistances: (1/8 W)

R1, R8...R31, R35 = 1 k

R2...R7 = 22 Ω

R36...R43 = 100 Ω

R32...R34 = 470 Ω

Note: R8...R15, R16...R23 et R24...R31 peuvent être des résistances intégrées

Condensateurs:

C1 = 10 μ/16 V tantale

C2 = 47 μ/16 V tantale (à implanter entre les broches

1ac et 4ac du connecteur côté soudures, + à 1ac)
C3...C26 = 100 n (pas de MKT, mais miniature ou céramique, à implanter entre les broches 8 et 16 des RAM dynamiques)

Semiconducteurs:

IC1 = 74LS173

IC2 = 74LS174

IC3 = 74LS138

IC4...IC6 = 74LS32

IC7 = 74LS08

IC8 = 74LS33

IC9...IC11 = 74LS30

IC12...IC14 = 74LS166

IC15...IC38 = 4164

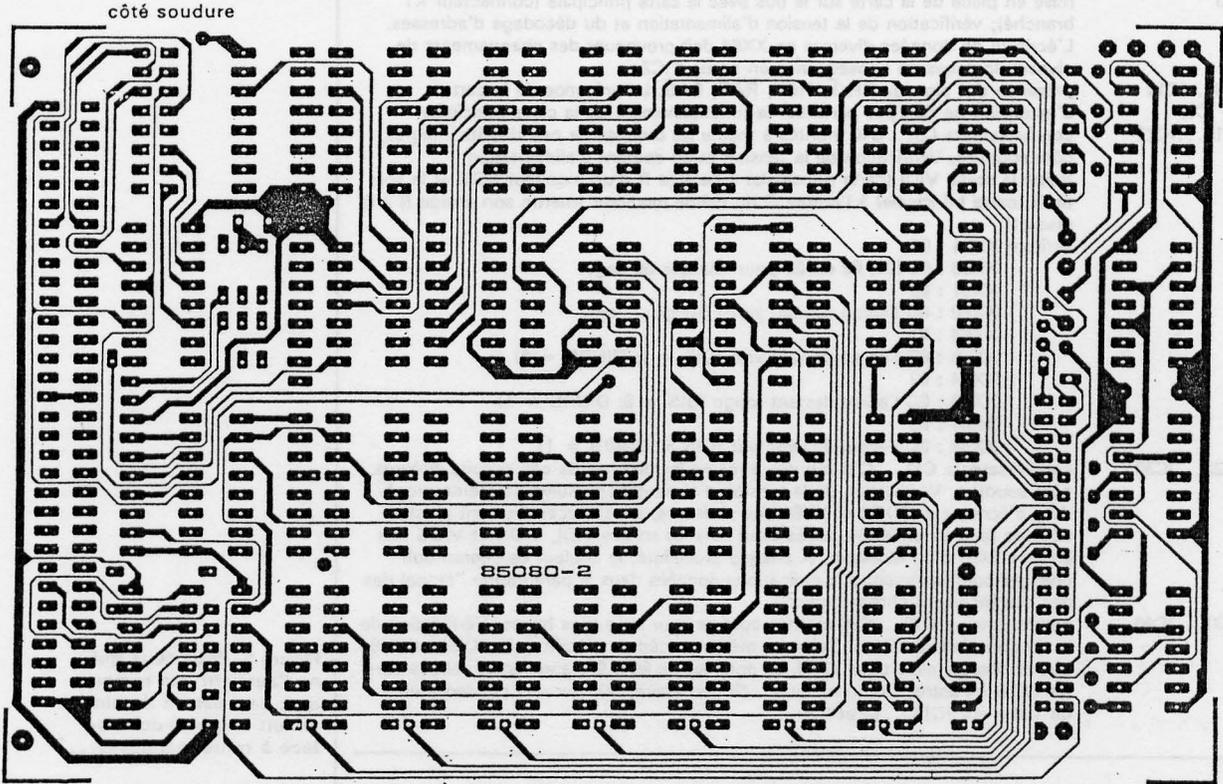
Note: Convient tout circuit de mémoire 64 K × 1 ayant une vitesse d'accès de 150 ns (ou moins), à l'exception des types indiqués ci-dessous:

MCM6664 (Motorola),
HYB4164 (siemens),
EF6665 (Thomson), F4164 (Fairchild), TMS4164 (Texas Instruments),
IMS2600 (INMOS).

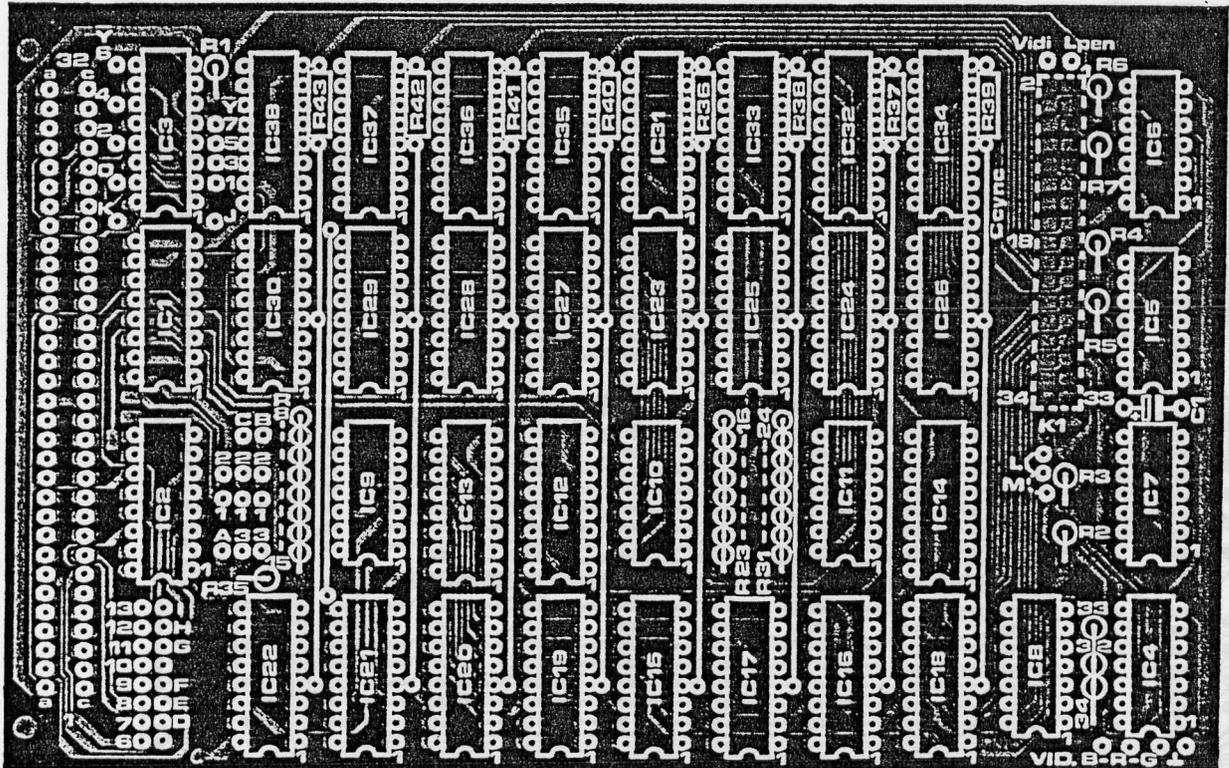
Divers:

socles pour connecteur de câble en nappe 2 × 17 broches et 2 × 8 broches
6 cavaliers enfichables
1 connecteur 64 broches ac mâle DIN 41612
morceau de câble en nappe de 34 brins (≈ 5 cm)
2 connecteurs femelle 2 × 17 broches enfichables pour câble plat 34 brins

5a



b



- chez circuits
cases intégrés
- aucun
 - aucun

remarques } pour l'implantation des composants
conseils

vérification optique et éventuellement électrique de la platine nue
montage de la face avant (le cas échéant)
connecteur à 64 broches, ponts de câblage A...K, picots RGB, Vidi, LPEN
socle L—M, connecteur K1 (côté soudures!), strap entre IC21 et IC37
résistances (sauf R36...R43);
condensateur C2 entre les broches 1a/c et 4a/c du connecteur à 64 b.
R39 + 2 picots + strap (voir texte)
R37 + 2 picots + strap (voir texte)
R38 + ...
...
R43 + 2 picots + strap
vérification R39...R43 à l'ohmmètre!

- aucun
- IC1,IC2
IC3

mise en place de la carte sur le bus avec la carte principale (connecteur K1
branché); vérification de la tension d'alimentation et du décodage d'adresses.
L'écriture de données diverses en XX64 doit provoquer des changements de
niveaux logiques en conséquence en sortie d'IC2
présence des signaux SH/L, HCK, RAS, CAS. La présence de la carte
d'extension ne doit pas perturber le fonctionnement de la carte principale
condensateurs C3...C10 montés à même les broches de ces circuits intégrés,
côté soudure. Vérification de la tension et du courant d'alimentation.
Relier la sortie VID1 (carte principale) à l'entrée R d'un moniteur RGB et la sor-
tie R (carte principale) à l'entrée G du même moniteur (mettre son entrée B à la
masse!).

- IC8...IC14
(+ C1)
- IC15...IC22

écriture XX64 : 00
XX66 : 00 (01, 02 ou 03 pour changer de page)
XX51 : 03
XX50 : 0C l'écran devient jaune (rouge + vert)
XX64 : 01
XX50 : 0C l'écran devient vert (DIS = 1; DINRS = 0)
XX64 : 02
XX50 : 0C l'écran devient rouge (DIS = 0; DINRS = 1)
XX64 : 03
XX50 : 0C l'écran devient noir (DIS = DINRS = 1)

- IC23...IC30

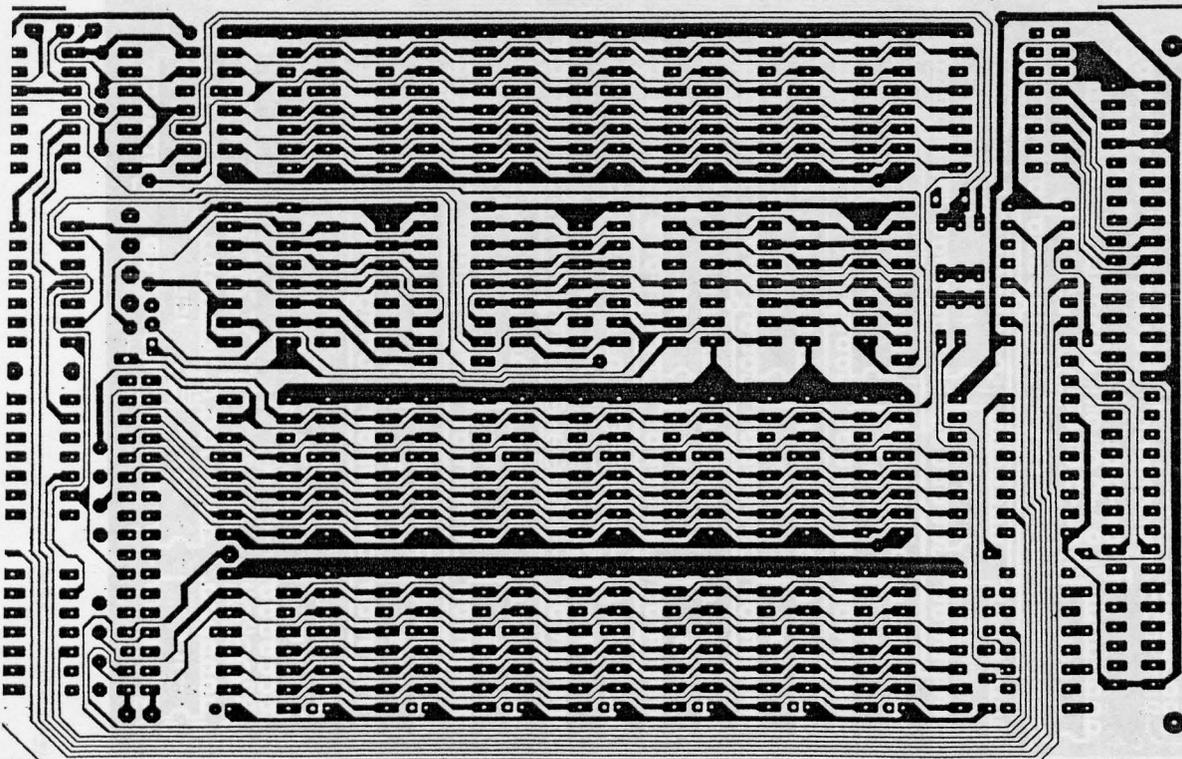
condensateurs C11...C18 montés à même les broches de ces circuits intégrés,
côté soudure. Vérification de la tension d'alimentation. Suivre la même procé-
dure d'écriture en XX50 et XX64 que ci-dessus, avec successivement les don-
nées de 00 à 07 en XX64, après avoir relié les sorties VID1, VIDR et VIDG aux
entrées RGB d'un moniteur. A chaque procédure, la couleur de l'écran doit
changer conformément aux indications données dans le paragraphe "rappel des
des combinaisons chromatiques".

- IC31...IC40

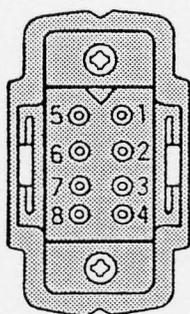
condensateurs C19...C26 montés comme pour les autres bancs. Vérification de
la tension d'alimentation. Suivre la même procédure d'écriture en XX50 et XX64
que ci-dessus, avec pour XX64 les données de 00 à 0F, après avoir relié la sor-
tie VIDB à l'entrée I d'un moniteur. Si nécessaire, rajouter des condensateurs
de 100 n sur IC12...14 et IC8.

Figure 5. Pour ceux qui
ne l'auraient pas remar-
qué: ceci est un dessin de
circuit imprimé double-
face à trous métallisés...

côté composants



6



connecteur vidéo EIAJ

Brochage:

1. Intensité
2. Rouge
3. Vert
4. Bleu
5. Masse (RGB)
6. Masse (Synchro)
7. Synchro composite ou synchro ligne (HS)
8. Synchro verticale (VS)

85140-6

Figure 6. La plupart des moniteurs couleur sont munis d'un connecteur vidéo EIAJ dont voici le brochage.

14 MHz, ce n'est pas peu dire. Nous nous sommes d'ailleurs aperçus à l'usage qu'il n'était pas superflu de rajouter un condensateur de 100 n (céramique ou miniature, pas de MKT trop encombrants) sous chacun des registres à décalage (IC12, 13 et 14) et éventuellement sous IC8. On obtient ainsi des signaux impeccables et l'on réduit au minimum le bruit sur les lignes d'alimentation.

C'est au bas de cette page que s'achève la randonnée aventureuse dans laquelle nous vous avons entraînés depuis le mois de septembre. Faire le tour de cette carte graphique en 4 articles était une gageure; nous y avons mis beaucoup du meilleur de nous-mêmes. D'ores et déjà, l'intérêt exprimé de nombreux lecteurs a montré que ce n'était pas peine perdue.

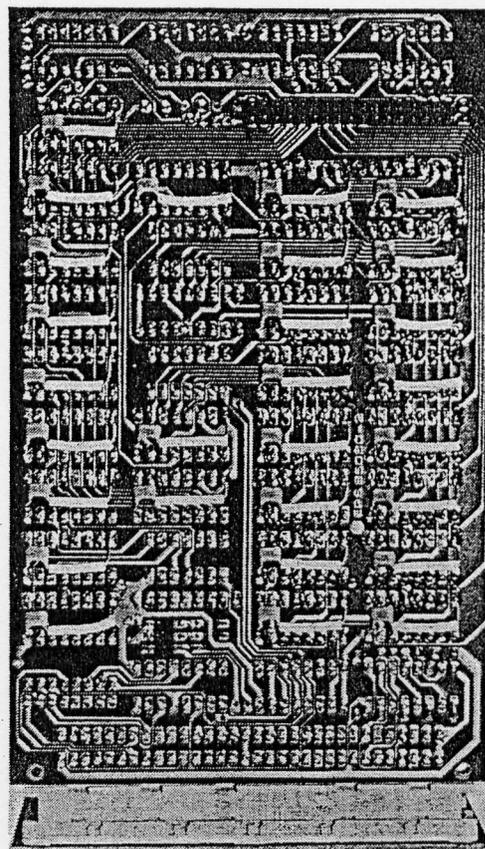
Avant de mettre le point final à cette série (ne craignez rien, ceci est une façon de parler; il est très probable que nous y reviendrons bientôt à cette carte graphique!) il nous reste deux points à mentionner. Le premier concerne une bourde échappée à notre vigilance dans le numéro 89, page 11-58: la modification du distributeur d'entrées/sorties se fait aussi sur la piste **a** en (A)313 et (A)314 ou en (A)315 et (A)316, et non sur la piste l comme indiqué dans le paragraphe "la carte graphique et le Junior Computer".

Le dernier point à mentionner est un...

Rappel des combinaisons chromatiques

R + G + B = blanc
 R + G = jaune
 G + B = cyan (bleu clair)
 R + B = magenta (mauve)
 R = rouge
 G = vert
 B = bleu
 0 + 0 + 0 = noir

Lorsque l'on rajoute un bit d'intensité actif au niveau logique haut (c'est-à-dire l'inverse des bits RGB), on obtient 8 nuances supplémentaires. Lorsque ce bit est au niveau logique haut, les 7 teintes mentionnées ci-dessus sont saturées, et le noir devient gris. Lorsque ce bit d'intensité est au niveau logique bas, ces teintes sont



atténuées: le blanc est cassé, le jaune devient marron-orange, les autres teintes pâlissent et le noir reste noir. Nous avons déjà mentionné le fait que l'appellation RGBI des plans de mémoire sur le schéma de la carte principale et celui de la carte d'extension avait été adoptée dans cet ordre-là par pure convention. En pratique, nous procédons différemment: le plan I de la carte principale devient le plan R; le plan R de la carte d'extension devient le plan G; le plan G sur la carte d'extension devient le plan B; et enfin, s'il y a lieu, le plan B de la carte d'extension devient le plan I. De cette configuration naît le code de couleurs suivant:

I	B	G	R	code	couleur
0	0	0	0	0	gris clair (blanc cassé)
0	0	0	1	1	cyan pâle
0	0	1	0	2	magenta pâle
0	0	1	1	3	bleu foncé
0	1	0	0	4	marron-orange
0	1	0	1	5	vert foncé
0	1	1	0	6	rouge foncé
0	1	1	1	7	noir
1	0	0	0	8	blanc saturé
1	0	0	1	9	cyan saturé
1	0	1	0	10	magenta saturé
1	0	1	1	11	bleu saturé
1	1	0	0	12	jaune saturé
1	1	0	1	13	vert saturé
1	1	1	0	14	rouge saturé
1	1	1	1	15	gris foncé

Bien entendu, si le bit d'intensité est actif au niveau logique bas (comme les bits RGB), les teintes de 0...7 et 8...15 sont interverties.